

图像跟踪器性能检测设备的设计与应用

张彦铎, 邓 超, 于宝成, 王春梅

(武汉工程大学计算机科学与工程学院, 湖北 武汉 430074)

摘 要:为了改进图像跟踪器的跟踪性能,提高图像跟踪设备对于图像中目标位置定位的准确度,设计一种以现场可编程门阵列(FPGA)芯片作为控制核心,使用外设部件互联标准(PCI)总线技术进行通讯的图像自动跟踪器性能检测设备.使用 PCI9054 作为桥接芯片,实现 PCI 总线信号到局部总线信号的转换,同时使用 FPGA 芯片完成对局部总线控制信号和双口随机存储器(RAM)IDT7024 芯片控制信号的控制,人机交互界面采用 LabVIEW 语言编写.检测设备按照通讯协议发送相关命令对图像跟踪器进行控制或者结合跟踪精度计算公式将图像跟踪器反馈到双口 RAM 中的数据与图像中目标的真实位置进行对比得到图像跟踪器的跟踪精度.实验结果表明,通过配合跟踪设备中算法的修改,检测到跟踪器的跟踪精度从 7.13 变成了 4.00,检测设备达到了使用需求.

关键词:图像跟踪;外设部件互联标准总线芯片 9054;现场可编程门阵列;双口随机存储器 7024;LabVIEW

中图分类号:TP277

文献标识码:A

doi:10.3969/j.issn.1674-2869.2013.06.009

0 引 言

随着现代科学技术的发展,一些基于图像的目标跟踪技术已经成为机器视觉和图像处理的重要研究方向之一,无论是在军用方面还是民用方面,都有着广泛的应用前景.在实际使用过程中,这种图像跟踪系统对设备的可靠性、实时性和准确度都有着很高的要求,而由于实际环境比较复杂,导致图像中所引入的干扰、目标运动轨迹以及形状的改变都对跟踪结果产生巨大的影响,因此研制一套通讯设备,使其能够实时的收集并分析跟踪器反馈的目标相关信息,进而改进跟踪器中的软件算法,提高图像跟踪器的跟踪精度,变得十分重要.这样就对通讯设备的要求比较高,如果采用普通的串口、USB 等通讯方式,都存在着一定程度上的速度或者数据丢失等缺陷.本设计以外设部件互联标准(Peripheral Component Interconnect,以下简称:PCI)总线技术为基础,使用 PCI9054 芯片作为桥接芯片,结合现场可编程门阵列(Field-Programmable Gate Array,以下简称:FPGA)芯片作为逻辑控制单元,实现 PCI 总线与双口随机存储器(Random Access Memory,以下简称:RAM)之间的通讯,然后按照相关通讯协议读取对应地址单元中反馈的目标信息,并且与目标真实信息比较计算得到图像跟踪器的跟踪精度,以

此判断跟踪效果,进而改进图像跟踪器的跟踪算法以提高跟踪精度.本设计采用 LabVIEW 语言编写上层人机交互界面.

1 系统硬件总体设计

本系统硬件部分主要由 PCI9054 桥接芯片单元、FPGA 逻辑控制单元以及双口 RAM 数据存储单元共三部分组成,系统硬件结构图如图 1 所示.

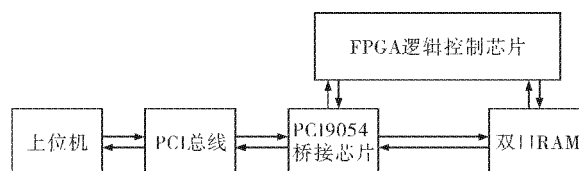


图 1 系统硬件结构图

Fig. 1 System hardware structure diagram

系统工作方式:上位机通过 PCI 总线接口将数据传递给 PCI9054,然后 FPGA 逻辑控制芯片通过控制 PCI9054 和双口 RAM 相关引脚,将 PCI9054 中需要传输的数据传输到双口 RAM 中.当双口 RAM 回传其内部存储数据时,FPGA 逻辑控制芯片也使用相同的控制方式首先将数据传输到 PCI9054 中,然后再经过局部总线到 PCI 总线的转换,将数据传输到上位机中,完成整个传输过程.

PCI9054 是由美国 PLX 公司生产的一种符合 PCI V2.2 规范的 32 位总线接口控制芯片. PCI9054 既可作为 PCI 受控设备,实现基本的传输要求,也可作为 PCI 总线主控设备,访问其它 PCI 总线设备.在与电脑主机相连的 PCI 总线端,PCI9054 支持 32 位的数据宽度,而在本地端即 PCI9054 端支持 8 位、16 位和 32 位共三种数据传输模式,并且同时支持复用和非复用两种模式的地址数据传输^[1].在实际使用过程中,PCI9054 的数据传输过程比较复杂,本质上它只是一种通用 PCI 接口功能芯片,因为不同的使用者有不同的需求,所以需要对其寄存器配置按照需要进行相

关配置.对 PCI9054 的配置包括电可擦可编程只读存储器(Electrically Erasable Programmable Read-Only Memory,以下简称:EEPROM)的初始化、局部功能寄存器的配置和 PCI 配置寄存器的配置.根据芯片接口手册中给出的相关信息,选择仙童半导体(Fairchild Semiconductor)公司的 FM93C56 作为串行配置芯片完成对 PCI9054 寄存器的配置. FM93C56 共有八个引脚,分别为片选 CS、串行时钟 SK、串行输入 DI、串行输出 DO、接地 GND、空引脚 NC 两个和电源引脚 VCC.使用其中的 CS、SK、DI 和 DO 分别与 PCI9054 提供的四个管脚相连接,具体连接电路如图 2 所示.

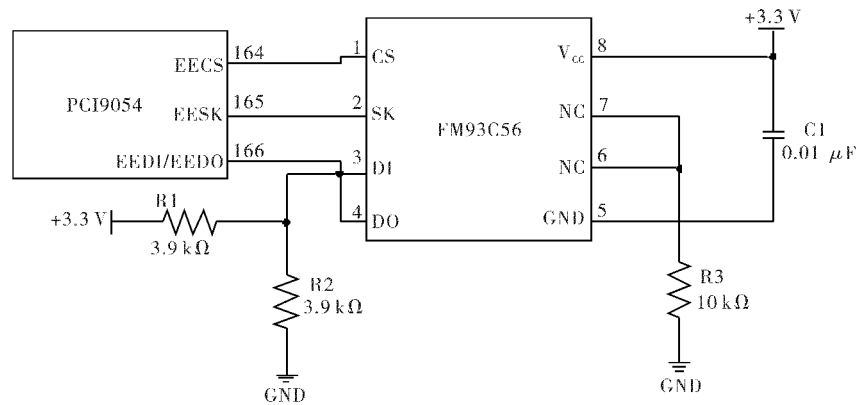


图 2 PCI9054 配置电路图

Fig. 2 Configuration circuit diagram of PCI9054

整个通讯过程中,FPGA 起着协调控制整个系统的作用,需要通过在 FPGA 内部进行编程来对 PCI9054 本地总线的主要控制信号进行逻辑控制,完成 PCI9054 与双口 RAM 之间数据的传输. FPGA 是在通用阵列逻辑(Generic Array Logic,以下简称:GAL)、复杂型可编程逻辑器件(Complex Programmable Logic Device,以下简称:CPLD)这些可编程器件的基础上更进一步发展的产物,因为 FPGA 中有大量基本门电路的存在,使得通过对 FPGA 编程来控制其他电子元器件变得简单. FPGA 芯片选择 Cyclone 系列中的一款,PCI9054 本地总线的控制信号如表 1 所示^[2].

依据 PCI9054 数据手册,其本地总线工作模式共有三种情况,分别为 M、C 和 J 模式,其中 M 模式是专门为摩托罗拉设计的一种工作模式,C 模式下 9054 芯片将 PCI 总线的地址线 and 数据线分开使用,J 模式下地址线和数据线复合使用,需要严格遵守 PCI 总线时序^[3].因 C 模式下可以将

PCI 总线的地址线和数据线分开,这样在 FPGA 编程中比较简单,所以在此选用 C 模式. PCI9054 在不同工作模式下,需要通过硬件电路对其模式选择引脚 MODE1 和 MODE0 进行控制,查询 PCI9054 数据手册可知,MODE1 为 1,MODE0 为 0 时,为系统保留状态;当 MODE1 为 0,MODE0 为 1 时,PCI9054 工作在 J 模式;当 MODE1 和 MODE0 都为 1 时,PCI9054 工作在 M 模式;当 MODE1 和 MODE0 都为 0 时,PCI9054 工作在 C 模式.所以在实际电路中,需要将 MODL1 和 MODE0 两个引脚直接接地拉低,使其工作在 C 模式下.

IDT7024 是美国 IDT 公司 20 世纪 90 年代生产的一种 $4K \times 16\text{bit}$ 的高速双端口静态 RAM,它在一个 SRAM 存储器上拥有两套完整并且独立的数据线、地址线和控制芯片存储的读写控制线,在进行操作时,允许芯片同时对其存储系统进行随机性的访问,可以实现存储数据的共享^[4]. IDT7024 的控制信号如表 2 所示.

表 1 PCI9054 本地总线信号
Table 1 Local bus signal of PCI9054

名称	状态	注释
LCK	输入	本地时钟信号
LHOLD	输出	本地总线使用请求信号
LHOLDA	输入	本地总线使用请求仲裁允许信号
ADS#	输出	地址选通信号,低电平有效
LBE[3:0]#	输出	字节使能信号
LW/R	输出	读写使能信号,低电平表示读数据有效,高电平表示写数据有效
LA[31:0]	输出	本地地址总线
LD[31:0]	输入/ 输出	本地数据总线
BLAST#	输出	表明单次本地总线访问的最后一个传输周期
BTERM#	输入	突发终止信号
READY#	输入	外部等待信号
CCS	输入	9054 内部数据
LINT#	输入	本地中断信号
LRESET#	输出	本地复位信号

表 2 IDT7024 控制引脚
Table 2 Control pins of IDT7024

名称		注释
左端口	右端口	
\overline{CE}_L	\overline{CE}_R	片选信号
R/\overline{W}_L	R/\overline{W}_R	读写信号,高表示读,低表示写
\overline{OE}_L	\overline{OE}_R	输出使能信号
$A_{OL}-A_{11L}$	$A_{OR}-A_{11R}$	地址线
$I/O_{OL}-I/O_{11L}$	$I/O_{OR}-I/O_{11R}$	数据线(输入/输出)
\overline{SEM}_L	\overline{SEM}_R	信号使能
\overline{UB}_L	\overline{UB}_R	高字节片选信号
\overline{LB}_L	\overline{LB}_R	低字节片选信号
\overline{INT}_L	\overline{INT}_R	中断标志信号
\overline{BUSY}_L	\overline{BUSY}_R	忙信号
M/ \overline{S}		主/从模式选择信号
V_{CC}		电源
GND		地

因 IDT7024 为 16 位数据存储器,而依据 PCI9054 的芯片手册,当 9054 的局部总线分别工作在 8 位、16 位和 32 位数据时,需要对 LBE[3:0]# 四个引脚进行配置. 查询可知,当 PCI9054 用来传输 8 位数据时,LBE0# 用来当作地址 0 位,LBE1# 用来当作地址 1 位,LBE2#、LBE3# 不使

用;当传输 16 位数据时,LBE0# 为低 8 位数据使能位,LBE1# 为地址 1 位,LBE2# 不使用,LBE3# 为高 8 位数据使能位;当用于 32 位数据传输时,LBE0# 为低 8 位数据的使能位,LBE1# 为 8 位—15 位数据的使能位,LBE2# 为 16 位—23 位数据的使能位,LBE3# 为高 8 位数据的使能位,所以在 FPGA 的逻辑编程中,需要将 LBE1# 作为 PCI9054 地址线的 1 位来使用. PCI9054、FPGA、IDT7024 三者连接图如图 3 所示

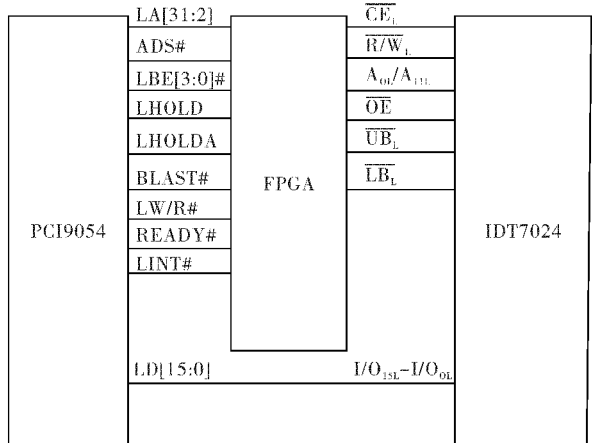


图 3 电路连接图

Fig. 3 Circuit connection diagram

2 系统软件总体设计

系统软件部分主要由上位机测试程序和下位机逻辑控制程序两部分组成.

2.1 上位机测试程序

人机交互界面如图 4 所示,使用 LabVIEW 语言编写测试界面,LabVIEW 是一种图形化的语言,常用于仪器控制和数据采集软件^[5]. 利用该系统可以实现以下功能:①往双口 RAM 中写入数据,并读取相同端口所写入数据,测试数据读写是否正确;②在已知存储地址情况下,读取图像自动跟踪器通过双口 RAM 另一端口所写入的数据.

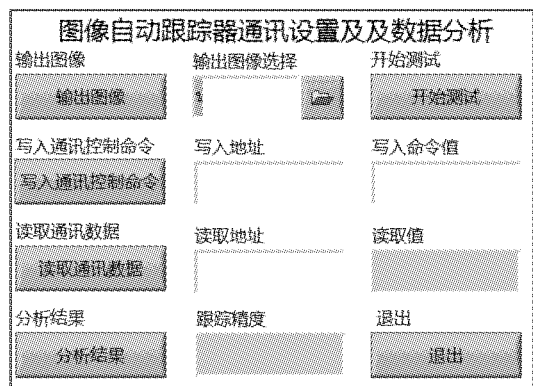


图 4 人机交互界面

Fig. 4 Interactive interface

在实际使用过程中,被测图像跟踪器部件与双口 RAM 的一端相连,当图像传输到跟踪器的时候,跟踪器将会判断出图像中哪个是要跟踪的目标,然后依据跟踪器部件中的相应算法判断出目标的位置、灰度等相关信息,并依据检测设备与跟踪器的通讯协议,将目标相关信息存储在双口 RAM 的单元地址中,每处理一幅图像就存储一次相关信息,同时 PCI9054 通讯端将在双口 RAM 另外一端取出固定单元地址中的内容,并且按照协议进行保存,当全部图像处理完成之后,使用跟踪器反馈数据与真实目标数据进行对比分析,即可得到跟踪器的跟踪精度等信息. 程序设计步骤如下:首先,使用底层驱动函数连接 PCI 板卡,将 PCI9054 板卡打开,然后使用写入双口 RAM 函数,往双口 RAM 固定地址中写入数值,若进行数据读取,则调用读双口 RAM 函数,读取相应地址中的数据,最后将相关数据进行存储分析,得到图像跟踪器性能. 人机交互程序流程图如图 5 所示.

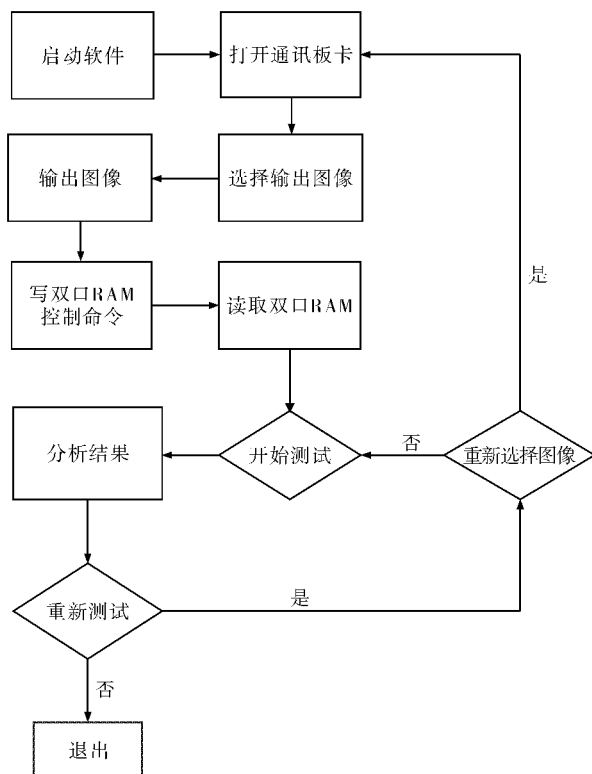


图 5 人机交互程序流程图

Fig. 5 Human-computer interaction program flowchart

2.2 下位机逻辑控制程序

下位机逻辑控制程序主要是通过通过在 FPGA 芯片内部编程来控制 PCI9054 本地总线信号,使其能在相应的时钟周期内完成对双口 RAM 的读或者写. PCI9054 支持单周期和突发模式的数据传输,本设计采用突发模式^[6]. 设计 S0—S6 共 7 种状态机,其中 S0、S1 为等待状态, S2 为单周期读

写状态, S3 为中间空闲状态, S4、S5 为突发模式读写状态, S6 为数据传输完成状态,图 6 为 7 种状态机切换图.

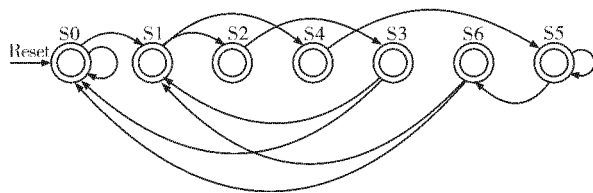


图 6 状态机切换图

Fig. 6 State machine switches Fig

3 试验结果

本检测设备为某图像处理系统性能检测设备的一部分,该系统工作平台如图 7 所示.



图 7 工作平台

Fig. 7 Working platform

其中检测设备与被测件连接所用的适配器接口装置如图 8 所示.

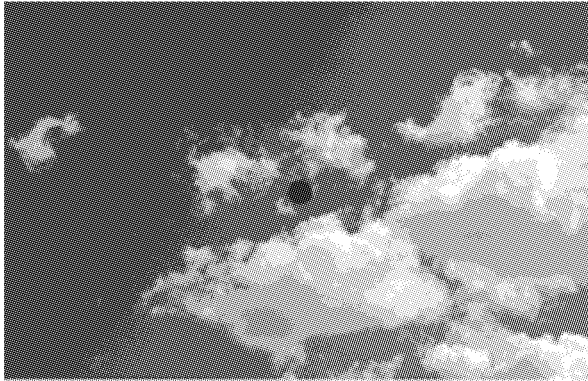


图 8 适配器接口装置

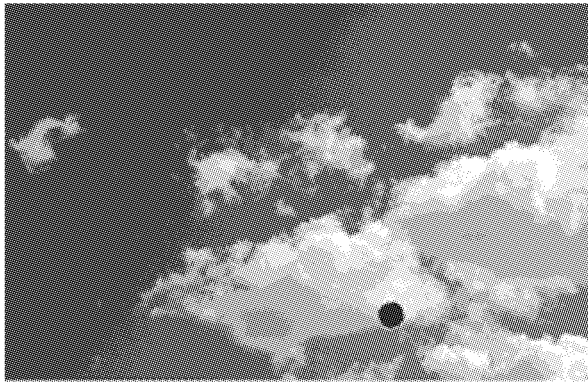
Fig. 8 Adapter interface equipment

在实际检测过程中,使用如图 9 所示的一序列图像进行测试,其中图像中心黑色圆形为目标,图 9(a)为目标起始位置图像,图 9(b)为目标终止

位置图像,目标运动速度为 x 方向 6 像素/幅, y 方向 8 像素/幅,得到某次 15 幅图像的跟踪结果与实际数据对比如表 3 所示。



(a) 目标起始位置图像



(b) 目标终止位置图像

图 9 测试图像

Fig. 9 Test images

表 3 跟踪结果与实际数据对比

Table 3 Comparison between tracking results and actual data

帧号	真实 x 坐标	真实 y 坐标	反馈 x 坐标	反馈 y 坐标
1	368	240	380	248
2	374	248	378	254
3	380	256	386	260
4	386	264	388	268
5	392	272	396	276
6	398	280	404	286
7	404	288	406	292
8	410	296	410	296
9	416	304	420	308
10	422	312	426	316
11	428	320	430	322
12	434	328	436	334
13	440	336	446	340
14	446	344	448	350
15	452	352	456	358

依据跟踪器研发人员所提供的被测件跟踪精度计算方法,设当前第 i 帧图像数的检测结果为 $x(i)$,真实目标的位置为 $y(i)$,则检测跟踪精度可以计算为:

$$\sigma = \sqrt{\frac{\sum_{i=1}^n (x(i) - y(i))^2}{n-1}}$$

式中: n 为图像总幅数, $x(i)$ 、 $y(i)$ 均为二维向量。根据表 3 可计算得到跟踪精度 $\sigma = 7.13$ 。在跟踪器研发人员对被测件内部算法作出调整后,重新测试,得到表 4 中修改算法后的对比数据。

表 4 改进算法后的对比数据

Table 4 Comparative data of the modified algorithm

帧号	真实 x 坐标	真实 y 坐标	反馈 x 坐标	反馈 y 坐标
1	368	240	370	246
2	374	248	376	252
3	380	256	380	256
4	386	264	388	264
5	392	272	394	276
6	398	280	400	286
7	404	288	404	292
8	410	296	410	296
9	416	304	418	306
10	422	312	422	316
11	428	320	428	324
12	434	328	434	332
13	440	336	442	336
14	446	344	448	346
15	452	352	452	356

根据表 4 可计算得到被测件内部算法调整后的跟踪精度 $\sigma = 4.00$,可见在被测件算法不同的情况下,检测设备可以得到不同的检测结果,达到了使用要求。

4 结 语

本文介绍了一种基于 PCI 总线技术的用来测试图像跟踪器性能的检测设备的设计,检测设备以 FPGA 芯片作为控制核心,采用 PCI9054 和双口 RAM 通讯来收集图像跟踪器反馈的相关信息,计算出图像跟踪器的跟踪精度,使用 LabVIEW 编写上位机测试界面。通过实际实验表明,采用本文的设计,能够有效完成被测设备数据的采集与分析。

致谢

感谢武汉工程大学智能机器人湖北省重点实验室的鲁统伟老师在测试设备开发过程中给予的帮助与支持。

参考文献:

- [1] 瞿世尊,陈健. PCI9054 在 PCI 总线高速数据采集中的应用[J]. 电子技术, 2004, 31(2): 59-61.
- [2] 彭杰,汪国有,张天序. PCI9054 本地总线控制可编程逻辑设计[J]. 计算机仿真, 2003, 20(9): 74-76. Peng Jie, Wang Guoyou, Zhang Tianxu. Programmable Logic Design on PCI9054 Local bus Control[J]. Computer simulation, 2003, 20 (9): 74-76. (in Chinese)
- [3] 孙丽英,王晓峰. PCI9054 及其在数据采集系统中的应用[J]. 仪器仪表标准化与计量, 2006(5): 24-26. Sun Liying, Wang Xiaofeng. Application of PCI9054 in Data Acquisition System [J]. Instrument Standardization & Metrology, 2006 (5): 24-26. (in Chinese)
- [4] 赵峰. 高性能双口 RAM 及其应用[J]. 现代电子技术, 1997(1): 33-36, 50. Zhao Feng. High-Performance Dual-Port RAM and its Application[J]. Modern Electronics Technique, 1997(1): 33-36, 50. (in Chinese)
- [5] 夏志全,吴和保,龙玉阳,等. 基于 labVIEW 的快速热分析仪数据采集系统的研究[J]. 武汉工程大学学报, 2011, 33(5): 94-96. Xia Zhi-quan, Wu He-bao, Long Yu-yang, et al. Research of fast thermal analyzer data acquisition system based on LabVIEW[J]. Journal of Wuhan Institute of Technology, 2011, 33 (5): 94-96. (in Chinese)
- [6] 李贵山,戚德虎. PCI 局部总线开发者指南[M]. 西安:西安电子科技大学出版社, 1997.

Design and application of testing equipment of image tracker performance

ZHANG Yan-duo, DENG Chao, YU Bao-cheng, WANG Chun-mei

(School of Computer Science and Engineering, Wuhan Institute of Technology, Wuhan 430074, China)

Abstract: To improve the positioning accuracy of image tracking device for target location in the image, the testing equipment was constructed using the peripheral component interconnect (PCI) bus technology to communicate and a field-programmable gate array(FPGA) chip as the control core. The conversion of the PCI bus signals to the local bus signals was completed by PCI9054 bridge chip, at the same time, the control of the local bus control signals and dual-port random access memory IDT7024 chip control signals was realized by the FPGA chip. The man-machine interface was based on LabVIEW language. Commands were sent to the detecting apparatus to control the image tracking device or tracking accuracy of the image tracker was calculated by comparing the feedback data from the image tracking device in the dual-port random access memory with the true location of the target in the image directly. The testing equipment which coincides with the algorithm changes of tracking devices satisfies the use demand and test shows that the tracking accuracy of the tracker changes from 7.13 to 4.00.

Key words: image tracking; peripheral component interconnect chip 9054; field-programmable gate array chip; dual-port random access memory 7024; LabVIEW

本文编辑:苗 变