

高速图像采集系统的研制

张彦铎^{1,2}, 陈 驰^{1,2}, 于宝成¹, 王春梅¹

(1. 武汉工程大学计算机科学与工程学院, 湖北 武汉 430074;

2. 智能机器人湖北省重点实验室, 湖北 武汉 430074)

摘 要:针对研究院所研制的产品具有多传感器和数据传输速度快等特点,提出一种基于面向仪器系统的外设部件互连标准扩展总线平台的实时高速数据采集系统的设计方法,用于实现对产品性能的检测.该系统通过现场可编程门阵列将多通道传感器信号调理成为单通道低电压差分信号供图像采集卡进行采集,在上位机中采用 LabVIEW 的编程环境中构建的测试软件对采集得到的图像信号进行解析和存储,并将解析的结果按照一定的显示形式在虚拟仪器的面板上显示.测试软件可以通过对解析结果分析被测产品是否出现故障,并对故障信息进行记录和定位,操作人员可以通过回放存储的数据对出现故障进行深入分析其原因.实验结果表明,在对 100 帧/秒、每帧图像为 $128 \times 128 \times 16$ 位的实验环境中,在 LabVIEW 强大的自动多线程的编译环境下,只需要很低 CPU 的使用率和内存占用率就可以保证系统的图像采集、分析、存储和显示等多个线程准确有序的并行运行.测试系统有效地实现了高速图像信号的实时采集和分析,并且为传输速度更快的图像采集系统提供了一种可能性.

关键词:图像采集;实时;现场可编程门阵列;虚拟仪器

中图分类号:TP277

文献标识码:A

doi:10.3969/j.issn.1674-2869.2013.05.014

0 引 言

在图像采集系统中,处理的实时性是系统的核心所在.在传统的图像采集系统中,通常采用“摄像机—图像卡—计算机”的系统设计方式,在图像算法方面通过计算机软件实现,这在低速、单传感器的图像采集时能满足实际应用.然而在高速图像采集系统中,高速摄像机帧频通常能达到 100~200 帧/秒(Frame Per Second,以下简称:fps),基于多传感器的视觉测试系统中,受到传感器串行工作方式、输入输出端口(Input/Output,以下简称:I/O)传输速度以及全部算法仅能由软件实现等诸多方面的限制,使得系统实时性很难得到保证^[1].因此,需要研制一种既能实时采集高速的图像数据,又能实时将采集得到的数据传递给计算机进行处理的专用的图像采集系统.

在本系统中,使用面向仪器系统的外设部件互连标准(Peripheral Component Interconnect,以下简称:PCI)扩展平台(PCI Extensions For Instrumentation,以下简称:PXI)将采集得到的低电压差分信号(Low-Voltage Differential Signaling,以下简称:LVDS)交给在 LabVIEW 编译环境实现的上位机进行处理.LVDS 是为了克

服传统电平方式传输带宽高、码率数据功耗大、抗电磁干扰能力弱而研制出的一种数字视频信号传输方式.采用 LVDS 输出接口的视频信号在差分印制电路板(Printed Circuit Board,以下简称:PCB)线缆或平衡电缆上可以以几百兆位/秒(Million Bits Per Second,以下简称:Mbps)的速率传输.LVDS 是采用极低的电压摆幅高速差动传输数据,它使得信号能在差分 PCB 线缆或平衡电缆上以几百 Mbps 的速率传输,可实现点对点与点对多点的连接,具有低功耗、低误码率、低串扰和低辐射等特点.LVDS 在对信号完整性、低抖动即共模特性要求较高的系统中得到越来越广泛的应用^[2].LabVIEW 是一种使用图像化编程方式的虚拟仪器软件开发环境.它采用数据流编程方式,以图表表示函数,以连线表示数据流,测试测量是 LabVIEW 最核心的应用领域,也是 LabVIEW 相比于其他编程语言的优势所在.LabVIEW 广泛的被工业界、学术界和研究实验室所采用,视为一种标准的数据采集和仪器控制软件^[3].

1 系统总体设计

系统总体设计结构如图 1 所示,该测试系统以工控机为控制平台,内嵌有测试软件,通过测试

软件控制整个系统的工作. 被测产品通过直流稳压电源供电工作, 数模 (Analog/Digital, 以下简称: A/D) 采集模块用来采集被测产品工作时的电流值和电压值, 并通过 PXI 总线将采集值上传到工控机的测试软件中, 同时被测产品会发送带有特定协议的多路并行的 LVDS 信号, 图像调理模块用来将采集得到的 LVDS 信号按照协议标准调理成为单路串行 LVDS 信号. 图像采集模块采集调理 LVDS 信号, 并通过 PXI 总线将采集的信号上传给工控机, 供测试软件分析和处理.

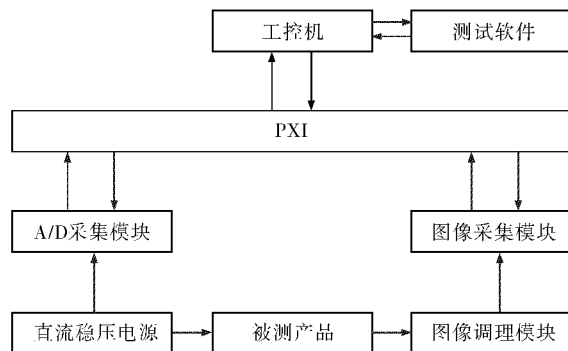


图 1 系统总体设计图

Fig. 1 Overall design of the system

2 硬件接口设计

2.1 硬件接口总体设计

在对标准化仪器或通用规范进行硬件接口设计时, 通常采用的是购买市场上通用的标准设备, 购买标准设备有稳定性好、精度高、扩展性强、节约开发周期和成本等诸多优点. 在对非标准仪器进行接口设计时, 则需根据设备自身接口定义自行开发研制.

工控机采用的是凌华 (ADLINK) 的 PXI-2508 的机箱搭配 PXI-3950 的主控器, 采用这种配置的工控机具有性能强、体积小、重量轻且方便携带等诸多优点, 是一种专门为工业数据采集和自动化应用而量身定制的工控机配置.

A/D 采集模块选用的是 ADLINK PXI-2020 采集卡, 该采集卡提供 8 通道模拟输入通道, 分辨率为 16 位, 可以满足对被测产品电流电压实时监控的需求.

图像采集模块采用的 NI PXI-1428 图像采集卡进行图像信号采集, PXI-1428 可通过 LVDS 接口接收数码摄像机或其它兼容图像采集设备的数据, 可以捕捉高速、高分辨率的大型数字图像. 该设备可以在 40 MHz 采样时钟下以 16 位数据宽度采集数据, 总采集速率高达 80 兆字节每秒 (Million Byte Per Second, 以下简称: MB/s). 16

兆字节 (Million Byte, 以下简称: MB) 的板载内存为板卡上的图像提供了缓存, 便于采集大型图像并持续进行实时采集. PXI-1428 卡的缓存支持 80 MB/s 的数据输入和 133 MB/s 的 PXI 总线吞吐率, 因此图像采集、存储都能满足系统要求.

本系统中, 被测产品的图像数据采用的是并行多通道输出, 每一路通道上的数据都采用标准的 LVDS 信号格式进行传输, 因此根据实际情况研制图像调理模块将多路图像信号调理成为可供图像采集卡采集的单路图像信号. 系统硬件总体设计如图 2 所示.

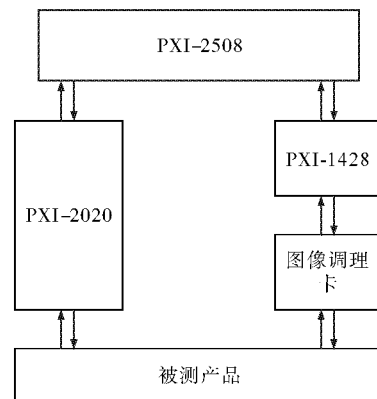


图 2 系统硬件总体设计

Fig. 2 Overall design of the system hardware

2.2 图像调理模块设计

在多通道高速数据采集过程中, 由于采集的数据量大、速度快, 若采用在上位机对各个信号进行处理会增加软件工作负担, 而导致系统实时性无法保证, 因此需要研制专用硬件电路将多路信号实时转换成单路信号供上位机使用. 现场可编程门阵列 (Field-Programmable Gate Array, 以下简称: FPGA), 全部的控制逻辑都由硬件实现, 因此能有效地应用在多通道高速图像数据采集处理中^[4-5], 图像调理卡的总体设计如图 3 所示.

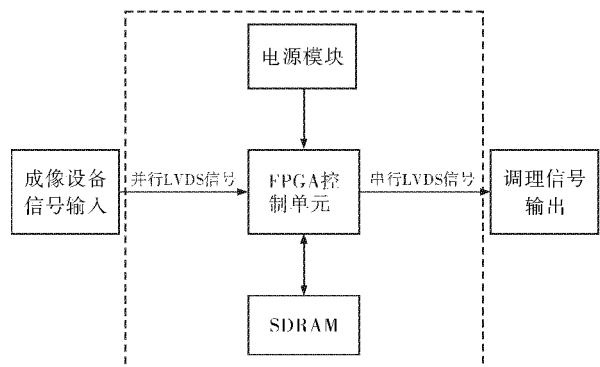


图 3 图像调理卡总体设计 (虚线内)

Fig. 3 Overall design of image processing card (dashed line)

同步动态随机存储器 (Synchronous Dynamic

Random Access Memory,以下简称:SDRAM)采用的是 HYNIX 公司的 HYM72V64636BT8,该芯片容量为 $32\text{M} \times 8\text{bit} \times 4\text{bank}$. FPGA 采用的是由 Xilinx 公司生产的 Spartan-6,该芯片采用低功耗的 45 nm 制作工艺,含有 150 000 个逻辑单元.电源采用的是 MP1482,50 MHz 的晶振,FPGA 逻辑图如图 4 所示.

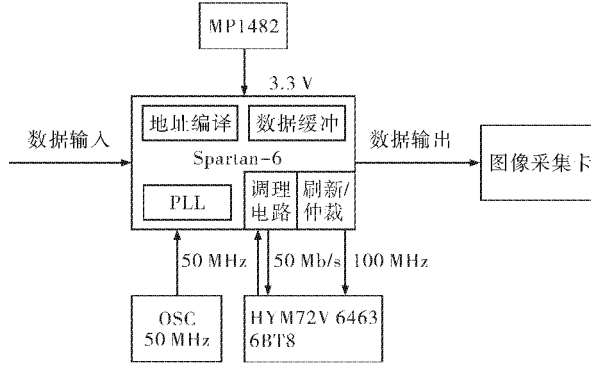


图4 FPGA逻辑图

Fig. 4 Logic diagram of FPGA

FPGA 硬件资源进行如下分配:

①地址编译:完成地址的编码和译码;

②数据缓冲:完成输入数据到 SDRAM 得数据缓冲;

③锁相环(Phase Locked Loop,PLL):用于完成时钟管理;

④调理电路:通过硬件编程语言实现的逻辑电路,用于将多路信号合并成单路信号;

⑤刷新/仲裁:SDRAM 工作时钟为 100 MHz,需要在 64 ms 内刷新 8192 行数据,刷新电路用于刷新计时,完成计时后向仲裁电路发送请求用于向 SDRAM 发送刷新命令.

本系统中共有三路传感器信号,其中 DA 信号用作帧同步信号,DB 信号用作图像信号,DC 信号用作字同步信号,CLK1 为 50 MHz 时钟,CLK2 是倍频后的时钟,为 100 MHz,EN 为数据有效信号.在本系统中,帧同步信号 DA 每帧出现一次,使用上升沿触发;DC 每个字出现一次,也使用上升沿触发.当 EN 信号有效时,FPGA 对数据进行接收和处理,将 DA、DB、DC 三路信号调理成为一路信号,并将该信号写入到 SDRAM 缓存中.接收信号的时序图如图 5 所示.

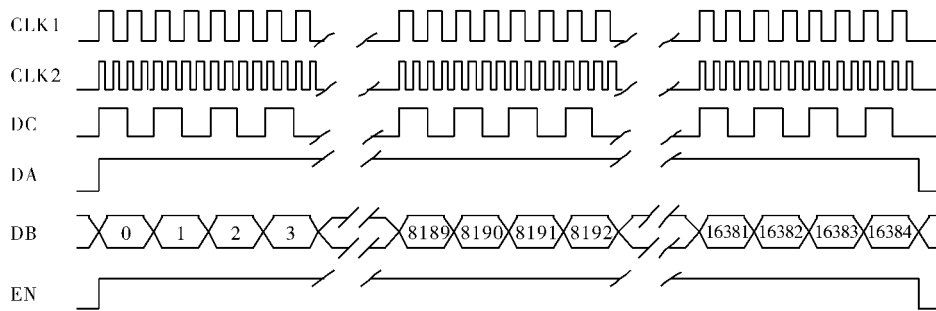


图5 信号时序图

Fig. 5 Timing diagram of signal

3 软件设计

3.1 软件总体设计

采集系统软件总体设计如图 6 所示.系统软件由两部分组成,第一部分用于实现图像的实时采集、处理和存储功能,采集图像数据,并经过一系列处理提供给用户观察,同时将采集得到的数据进行保存;第二部分用于实现事后回放功能,提供用户详细观察采集数据的功能.

3.2 实时采集、处理和存储

图像经过 PXI 总线送到计算机内存中,经过一系列处理后将数据导到显示器上提供给客户实时观察,并将该数据转移到硬盘中进行存储,在这个过程中,共涉及到了三个线程.因此采用“生产

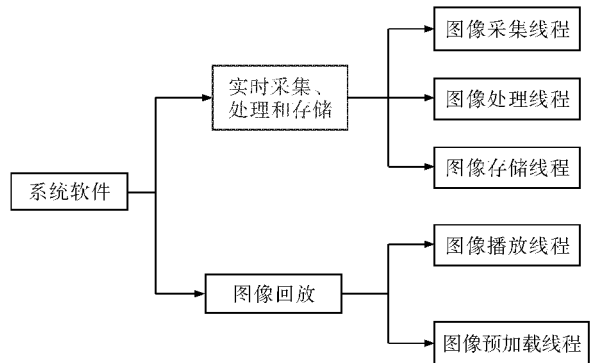


图6 系统软件总体设计图

Fig. 6 Overall design of the system software

者/消费者”结构,“生产者/消费者”结构是多线程编程中一种最常见的设计模式.从软件的角度看,生产者是数据的提供方,消费者是数据的消费方,

生产者和消费者之间存在一个数据缓存区,大小一般固定,当生产过剩而消费不足时,缓存区的空间将被耗尽,此时生产者必须停止生产直到缓存区出现剩余空间.同理,当消费能力大于生产能力时,缓存区内的数据会逐渐减少,直到缓存区内再无数据可用,此时,消费者处于等待状态^[6-7].在此图像采集线程作为生产者,而图像处理线程和图像存储线程作为消费者.

3.2.1 数据采集 图像采集卡将采集得到的图像数据放入先入先出(First Input First Output, FIFO)缓存区中,然后驱动程序通过 PXI 总线将图像卡缓存中的数据送到计算机内存中.使用 LabVIEW 进行采集的步骤如下所示:

①调用 IMAQ Init. vi 完成图像采集卡的初始化工作;

②调用 IMAQ Grab Setup. vi 初始化连续采集过程;

③调用 IMAQ Create. vi 创建图像数据缓冲区;

④调用 IMAQ Grab Acquire. vi 快速采集图像数据;

⑤调用 IMAQ Close. vi 关闭占用的图像采集板卡;

⑥调用 IMAQ Dispose. vi 释放占用的图像数据缓冲区.

采集程序的程序流程图如图 7 所示.

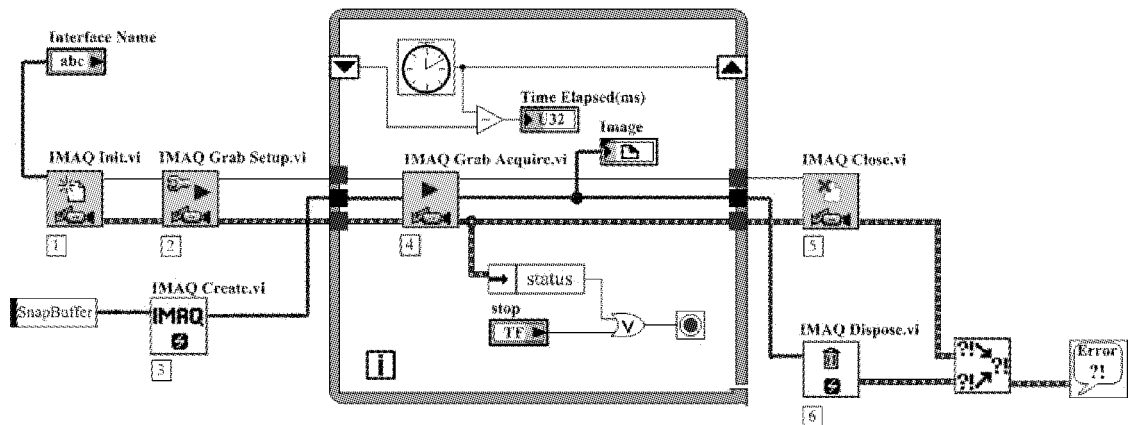


图 7 采集程序流程图

Fig. 7 Flow char of acquisition program

当图像采集速度非常高时,可以适当的将一个大的缓存区分成若干个小的缓存区,采集得到的数据分步式写入缓存区或从缓存区中读出,如图 8 所示,这样就可以有效地预防缓冲区中的图像数据还没有被处理干净的情况下就被新的图像数据覆盖.

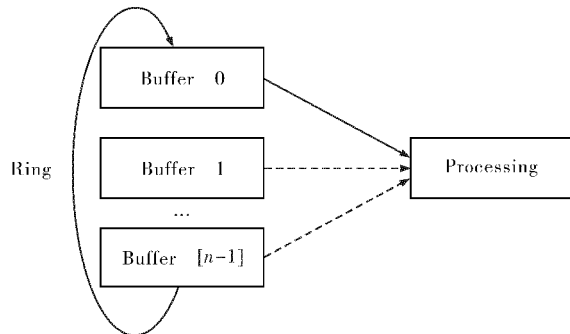


图 8 分步缓存写入/读出

Fig. 8 Cache read/write step by step

3.2.2 数据处理 应用程序建立两个线程分别来实现数据从图像卡到内存的操作和数据由内存到显示器显示的操作.两个线程以低耦合的方式运作,最大限度地调动了中央处理器(Central

Processing Unit, CPU)和内存的执行效率,实现了实时的采集、处理功能. LabVIEW 以其特有的自动多线程的编程特点,可以合理的分配两个线程之间的时间片,实现两个线程并发进行.采集线程用来接收图像采集卡采集得到的数据,采用乒乓读写方式^[8],将该数据送到处理进程和存储进程中去,在此线程中设置两个数据缓冲区(Buffer, 以下简称:BUF)BUF1 和 BUF2,当一个缓冲区缓冲从图像采集卡接受的数据时,另一个缓冲区将采集得到的图像数据输出到处理和存储线程中,如图 9 所示.

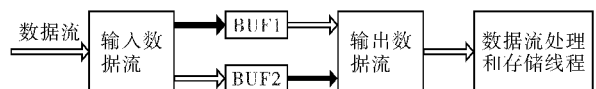


图 9 乒乓读写

Fig. 9 Table tennis to read and write

数据采集时,在帧同步信号为高时,将采集得到的数据写入缓存 BUF1 中,与此同时,将缓存 BUF2 中的数据读出,并将该数据流处理和存储线程.在帧同步信号为低时,将采集得到的数据写入缓存 BUF2 中,与此同时,将缓存 BUF1 中的数据

读出,并将该数据流处理和存储线程.通过这种乒乓读写方式实现数据流的无缝缓存.

处理线程用于将采集得到的图像数据进行分析 and 显示,考虑到计算机运行的效率以及人类视觉的滞留时间,需要选择适当帧数用于显示和观察,通常设置为 25~30 Hz.

3.2.3 数据存储 数据存储线程用来实现数据由内存到硬盘存储的操作,考虑到硬盘的读写速度和每次写操作完成的时间,在此线程中开辟一个能存储 100 帧图像的缓存区,让每次写操作完成 100 帧数据的存储.

3.3 数据回放

没有经过任何处理的图像数据通常特别巨大,而提供给应用程序的内存的容量却是有限的,因此需要合理分配内存资源.

应用程序在此建立两个线程分别完成数据的显示和加载,显示线程将所需数据从内存中取出后并加以分析和显示.加载线程主要实现内存的管理,该线程将下一时刻内存中所需数据从硬盘中取出,并将使用过的数据从内存中清空,在此采用块加载,每次加载 100 帧数据,这样可以有效地提高程序的运行效率.

4 系统实现

该系统中使用的高速摄像机的帧频为 100 fps,图像分辨率为 $128 \times 128 \times 16$ 位,图像的采集、存储速度约为 26 Mbps,连续存储时间不低于 2 h,工控机为酷睿双核 T7500, 1024 吉字节 (Gigabyte, GB) 硬盘, 2GB 内存,图像采集卡为 NI PXI-1428.操作系统为微软 XP SP3,采集时的频率不能低于 100 fps,回放时能够以 100 fps 的频率连续播放存储两小时以上的图像数据.

经过实验证明,在 2 个小时的采集存储中,采集得到的图像清晰稳定,没有出现丢帧现象,采集的帧频稳定在 100 fps.在此采集过程中 CPU 的占用率稳定在 40% 以下,内存使用率低于 35%,基于 LabVIEW 的 LVDS 高速图像采集系统完全可以满足速度为 26 Mbps 的图像采集要求,并且还可为更加高速的图像采集提供了可能.

5 结 语

本文在对 LabVIEW 编译环境下的基于 PXI 平台的图像采集系统的基本工作原理做了一个基本的介绍,并讲述了如何使用 LabVIEW 编程语言实现高速图像数据的采集和处理.经过实际的反复测试,证明采用 LabVIEW 的编程环境,不仅

使得编程效率大幅提升,而且实现了稳定的高速图像采集和处理功能,使得该系统不仅实现了预期的效果,并且还有进一步挖掘其潜力的空间.

致谢

武汉工程大学计算机科学与工程学院的徐银霞老师在项目研制过程中给予了帮助,北京熊通电子科技有限公司对本文提供了资金资助,在此一并致以衷心的感谢!

参考文献:

- [1] 黄立胜,刘月花.遥感数据的高速实时记录器[J].遥感学报,2003,7(1):19-25.
HUANG Li-sheng, LIU Yue-hua. A High-Speed Real-Time Digital Recorder Based on Personal Computer [J]. Journal of Remote Sensing, 2003, 7(1): 19-25. (in Chinese)
- [2] 王胜,王新宇. LVDS 技术及其在高速系统中的应用[J]. 遥测遥控, 2005, 26(4): 41-46.
Wang Sheng, Wang Xinyu. LVDS and It's Application in High Speed System [J]. Telemetry & Telecontrol, 2005, 26(4): 41-46. (in Chinese)
- [3] 陈煜. 一种专用光机组件测控系统的设计与开发[D]. 武汉: 武汉大学, 2011.
CHEN Yu. The Design and Development of a Special Ray Machine Components Control System [D]. Wuhan: Wuhan Institute of Technology, 2011. (in Chinese)
- [4] 侯朝勇,胡学浩,庄童. 基于 FPGA 的多路同步实时数据采集系统[J]. 电子技术应用, 2009, 35(10): 103-105, 108.
HOU Chao Yong, HU Xue Hao, ZHUANG Tong. Multi-channel synchronal real-time data acquisition system based on FPGA [J]. Application of Electronic Technique, 2009, 35(10): 103-105, 108. (in Chinese)
- [5] 胡宏平,胡兵. 基于 FPGA 的双口 RAM 在信号采集中的应用[J]. 微计算机信息, 2007, 23(7-2): 223-224, 229.
HU HONGPING, HU BING. Application of Dual-port RAM Based on FPGA in the Signal Acquisition [J]. Microcomputer Information, 2007, 23(7-2): 223-224, 229. (in Chinese)
- [6] 雷晏瑶,李智. 基于生产者/消费者的数据采集系统设计[J]. 机械, 2011, 38(9): 39-43.
LEI Yan-yao, LI Zhi. Design of data acquisition system based on producer/consumer [J]. Machinery, 2011, 38(9): 39-43. (in Chinese)
- [7] 张秀娟. 生产者-消费者采集建模与行为分析方法研究[J]. 微电子学与计算机, 2004, 21(5): 97-100.

Zhang Xiu-juan. Modeling and Behavior Analysis for Producer-Consumer System[J]. Microelectronics & Computer, 2004, 21(5): 97-100. (in Chinese)

[8] Hennessy J L, Patterson D A. Computer Architecture: A Quantitative Approach [M]. San Francisco: Morgan Kaufmann Publishers, 1996.

Development of high-speed image acquisition system

ZHANG Yan-duo^{1,2}, CHEN chi^{1,2}, YU Bao-cheng¹, WANG Chun-mei¹

(1. School of Computer Science and Engineering, Wuhan Institute of Technology, Wuhan 430074, China;

2. Hubei Province Key Laboratory of Intelligent Robot, Wuhan 430074, China)

Abstract: A kind of real-time high-speed image data acquisition system based on peripheral component interconnect standard extensions for instrumentation bus platform design method was presented to inspect the performances of the product. In this system, multi-channel sensor signal was transformed into the single-channel low voltage differential signaling by using the field programmable gate array multi-channel, and then the transformed signal was collected by the image acquisition card. In the host computer, the collected image signal was resolved and stored by the test software which was established on the LabVIEW programming environment, and then the resolved signal was displayed on the panel of the virtual instrument in a certain of form. The fault was detected, recorded and located by the results of analysis through the test software, the reason leading to the fault point was deeply analyzed in the way of operator watching the playback of the stored data. The experimental results show that, in the environment of the transmission rate of 100 frame per-second, the image size of $128 \times 128 \times 16$ pixels per frame, and the powerful capabilities of LabVIEW automatic multithreading, the test software can run on low CPU and memory usage, which ensures the parallel thread of image acquisition, analysis, store and display operating orderly and accurately; the high-speed image acquisition and analysis system is embodied, which provides a possibility for the higher-speed image acquisition.

Key words: image acquisition; real-time; field-programmable gate array; virtual instrument

本文编辑: 苗 变